

要因素就是介质本身的组成物质，比如对于FR4类型的材料，影响其介电常数的主要因素就是树脂的类型、玻璃纤维布的类型和树脂的含量等。表3.1所示为常见介质的介电常数。

表3.1 常见介质的介电常数

介 质	介 电 常 数	介 质	介 电 常 数
空气	1	FR4	4
环氧树脂	3~4	PTFE	2.06
玻璃纤维	6~7	水	81

注：本表格中的材料介电常数都是在1MHz时的测量值。

空气的介电常数为1，小于其他类型介质的介电常数。在电路板上，介电常数的大小主要关系到信号网络的阻抗的大小、平板间的电容的大小以及信号传递的快慢。

材料的介电常数测量的方法有很多种，如阻抗分析法、谐振腔法、同轴传输线法和自由空间法等。对于PCB材料而言，通常使用的是谐振腔法。

介质损耗角，又称介质损耗因子，也是材料的一个物理特性，表征的是介质能量的损耗。介质损耗角不因介质的尺寸和外形而改变，损耗角越大，单位长度的能量损耗越多。介质损耗角会随着频率的增加而增大，因此，在高速、高频信号的电子产品中，通常都要求使用低介质损耗角的PCB材料。在电路板上，介质损耗角主要关系到信号网络能量的衰减。

介电常数和介质损耗角都是随着频率的变化而变化的，所以通常在说某一种介质的介电常数和介质损耗角为多少时，都需要注明频率。在材料的说明书中也会有明确的标识；图3.5所示为联茂（ITEQ）IT-170GRA半固化片的部分材料参数。

Laminated Prepreg				Dk			Df		
Glass Type	Thickness (mil)	Thickness (mm)	Resin Content (%)	1 MHz	1 GHz	10 GHz	1MHz	1 GHz	10 GHz
7628	6.82	0.173	43.0	4.20	4.17	4.02	0.0071	0.0073	0.0082
	7.00	0.178	44.0	4.18	4.14	3.99	0.0072	0.0073	0.0083
	7.39	0.188	46.0	4.13	4.09	3.94	0.0073	0.0074	0.0084
	7.70	0.196	47.5	4.09	4.06	3.91	0.0073	0.0075	0.0085
	8.22	0.209	50.0	4.01	3.98	3.84	0.0074	0.0076	0.0086
1506	6.27	0.159	48.0	4.07	4.04	3.89	0.0074	0.0075	0.0085
	6.63	0.168	50.0	4.01	3.98	3.84	0.0074	0.0076	0.0086
2116	4.40	0.112	53.0	3.95	3.91	3.78	0.0075	0.0077	0.0088
	4.61	0.117	55.0	3.91	3.87	3.73	0.0076	0.0078	0.0089
	4.82	0.122	57.0	3.87	3.84	3.68	0.0076	0.0079	0.0091
	5.14	0.131	60.0	3.82	3.78	3.62	0.0077	0.0080	0.0092
	5.66	0.093	56.0	3.89	3.86	3.71	0.0076	0.0078	0.0090
3313	3.89	0.099	58.0	3.85	3.83	3.66	0.0077	0.0079	0.0091
	4.12	0.105	60.0	3.80	3.78	3.63	0.0078	0.0080	0.0092
	3.51	0.089	56.0	3.89	3.86	3.71	0.0076	0.0078	0.0090
2113	3.72	0.094	58.0	3.85	3.83	3.66	0.0077	0.0079	0.0091
	3.94	0.100	60.0	3.80	3.78	3.63	0.0078	0.0080	0.0092
	3.31	0.084	55.0	3.70	3.68	3.51	0.0080	0.0082	0.0095
1086	3.63	0.092	68.0	3.66	3.65	3.45	0.0081	0.0084	0.0097
	2.45	0.062	62.0	3.76	3.73	3.58	0.0078	0.0081	0.0094
	2.79	0.071	65.0	3.70	3.68	3.51	0.0080	0.0082	0.0095
1080	3.12	0.079	68.0	3.66	3.65	3.45	0.0081	0.0084	0.0097
	2.56	0.065	62.0	3.76	3.73	3.58	0.0078	0.0081	0.0094
	2.82	0.072	65.0	3.70	3.68	3.51	0.0080	0.0082	0.0095
1078	3.06	0.078	68.0	3.66	3.65	3.45	0.0081	0.0084	0.0097
	2.43	0.062	71.5	3.60	3.57	3.38	0.0083	0.0085	0.0100
1067	2.59	0.066	73.0	3.58	3.54	3.36	0.0083	0.0086	0.0101

图3.5 半固化片的介电常数和介质损耗角

以上是在材料数据手册中常见的格式，当然，并不是对每一种材料都会给出非常详细的材料数据，如果数据不详细，而只提供一个单频率点值，在使用时就只能粗略估计。但是材料介电常数和介质损耗角的准确性又会直接影响信号完整性、电源完整性仿真以及设

计的准确性，所以就需要通过一些测试板获取材料的介电常数和介质损耗角。常用的方法就是通过网络分析仪准确地测量 PCB 板上的传输线的 S 参数，然后通过 ADS 拟合获取频变的介电常数和介质损耗角，图 3.6 所示为生益科技的材料 S6 的介电常数和介质损耗角随频率变化的曲线。

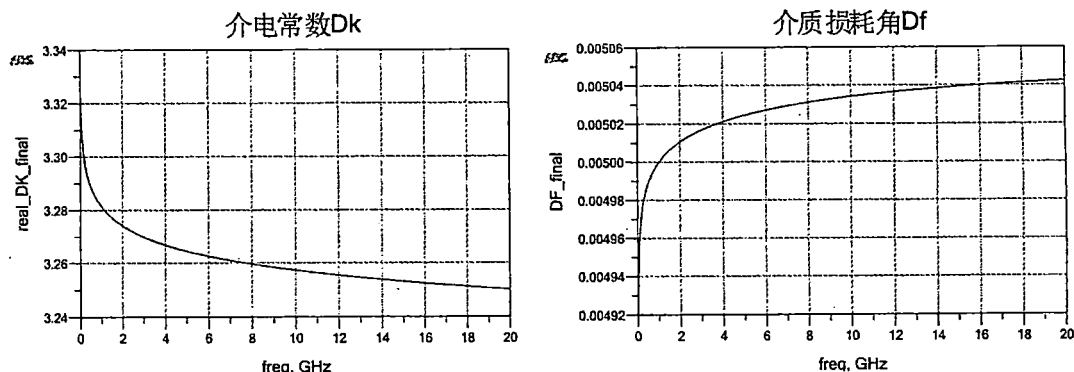


图 3.6 介电常数和介质损耗角随频率变化的曲线

这就是通过 ADS 拟合获取的参数。从图 3.6 中可以看到，介电常数随着频率的升高而变小；介质损耗角随着频率的升高而变大，这都不是一个恒定不变的值。所以应对比较复杂或高速的电子产品设计，选择 PCB 材料时要非常谨慎。

3.1.4 PCB 材料的分类

PCB 材料的种类非常多，按不同的应用和功能可以划分为多种类型，举例如下。

- 按损耗的大小可以分为常规损耗板材、中损耗板材、低损耗板材和超低损耗板材。
- 按介质的介电常数可分为高介电常数、中介电常数和低介电常数板材。
- 按铜箔粗糙度可以分为标准铜箔、反转铜箔、低粗糙度铜箔以及超低粗糙度铜箔材料。
- 按玻璃转换温度 (TG) 的高低可以分为低 TG、中 TG 和高 TG 板材。
- 按是否含有卤元素可分为有卤素和无卤素材料。
- 按是否含有有机材料可分为有机类基板材料 and 无机类基板材料。

不管以材料的什么类型进行划分，对于不同的产品应用以及不同的使用环境都需要采用与之相适合的材料，这样才能做到既能满足设计的要求，又能控制好使用材料的成本。

3.1.5 高速板材的特点

前面介绍了铜箔和介质，高速、高频电路板对介质和导体的要求都非常高，随着信号速率和频率的提升，信号在高频和高速传递时的衰减都会比较大，所以高速高频的产品对于材料的要求一般都比较高的。

对于数字类的产品而言，其 PCB 层叠的特点是层数比较多，有的达到 40 层以上；PCB

板相对比较厚,有的达到5 mm以上;信号类型比较多,有的会达到10多种类型的信号;速率比较高,比如通信类的产品信号速率达到56 Gb/s。基于这些特点,在设计数字类电子产品时就要特别注意对PCB材料的选择。

高速PCB材料也是依照这些要求而发展的,着重体现在低介电常数、低介质损耗角和低铜箔粗糙度这3个方面,这也是高速板材的主要特点。

低介电常数,一方面是信号的传递得更快,另一方面是不使PCB板太厚;低介质损耗角和低铜箔粗糙度主要是为了使信号在高频的时候衰减减小,以更好地符合信号完整性的要求。

对于高速板材来讲,不仅是这3个方面,比较常见的还有无玻璃纤维布的材料(NE-Glass)、良好的CAF材料等,也是为了使高速高密的电子产品获得更好的性能。

3.2 层叠设计

在做普通电路或者低速信号电子产品设计时,都是PCB供应商给工程师提供一份层叠结构,工程师照搬照用就行。但是随着信号速率的增加、产品差异化变多、产品认证要求更多,工程师需要掌握更多层叠设计方面的知识。

3.2.1 层叠设计的基本原则

层叠设计是一个系统的工作;需要考虑的因素比较多,比如PCB需要多大的板厚才能符合结构设计和应力要求;需要多少个信号层才能满足产品的布线要求;需要多少个电源平面才能满足产品的电源完整性要求;铜箔的厚度需要多少;PCB上有多少类不同的阻抗线才能满足不同总线阻抗的要求;需要什么级别的基板材料才能满足总线的传输要求;哪一类表面处理工艺才能满足产品在某些特定的环境中使用。PCB层叠的设计对整个系统的EMC设计也起着非常重要的作用,良好的层叠可以有效地减小PCB回路的辐射效应。所以层叠的设计关系到信号完整性、电源完整性、电磁兼容性、结构、散热等方面的设计,当然还有一个非常重要的因素就是成本。

在设计PCB层叠结构时,总体来看主要有以下9个基本原则。

- 确定层叠总的厚度。
- 确定层叠的层数。
- 分配信号层、地平面层和电源平面层。
- 保持层叠对称,尽量使信号层对应信号层,平面层对应平面层。如果出现信号层对应平面层,注意要使用铺地平面以保证尽量对称结构,以免在PCB制板时发生翘曲。
- 摆放主要元器件时相邻层应尽量为地平面,以保证元器件出线时能参考到完整地平面,保持阻抗连续性。
- 电源平面尽可能与相应地平面层相邻,以降低电源平面阻抗,有利于电源完整性设计。